

# Abschlussarbeit im Fachgebiet Schaltungstechnik / Industrieelektronik

## Bildverarbeitung mit FPGA

Prof. Dr.-Ing.  
Ulf Witkowski

Fachbereich  
Elektrische Energietechnik

Fachhochschule  
Südwestfalen

University of Applied Sciences

**FPGA-basierte  
Bildverarbeitung  
mittels Bibliothek für  
Filteralgorithmen**

### Kontakt

Prof. Dr.-Ing. Ulf Witkowski  
Lübecker Ring 2  
59494 Soest

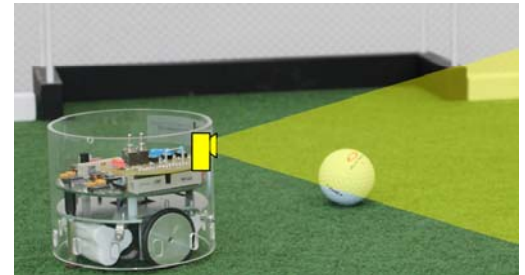
Tel.: 02921 378-309  
Email: [witkowski@fh-swf.de](mailto:witkowski@fh-swf.de)  
Webseite: [www.fh-swf.de/soest](http://www.fh-swf.de/soest)

oder

Engelbert Vahle  
Tel.: 02921 378-473  
Email: [vahle@fh-swf.de](mailto:vahle@fh-swf.de)

### Motivation

Die rechnergestützte Bildverarbeitung stellt relativ hohe Anforderungen an die Leistungsfähigkeit der genutzten Hardware. Moderne Prozessoren, die in PCs eingesetzt werden, bieten auf Grund der hohen Taktfrequenz und der internen Architektur zwar eine hohe Rechenleistung, benötigen jedoch für den Betrieb eine relativ hohe elektrische Leistung. Insbesondere für den Einsatz in mobilen Systemen bietet es sich daher an, die Parallelverarbeitung mit einer optimierten Hardwarearchitektur zu nutzen. Eine hohe Architekturflexibilität bei gleichzeitig guter Leistungsfähigkeit bieten aktuelle FPGAs, die über eine Vielzahl von konfigurierbaren Logikblöcken verfügen. Damit wird es möglich, parallele Algorithmen hoch optimiert in Hardware umzusetzen und eine Bildverarbeitung in Echtzeit zu ermöglichen.

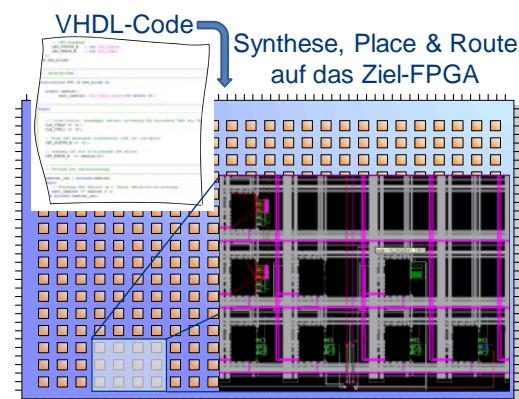


Szenario Roboterfußball: Ziel ist Erkennung von Ball, Tor, Gegnern, Spielfeldlinien

### Aufgabe

Ziel in diesem Projekt ist die Entwicklung einer Bildverarbeitungsbibliothek für FPGAs. Im Vordergrund der Implementierung stehen Bildfilter, die sich als Algorithmus einfach parallelisieren lassen. Beispiele sind Schwellwertfilter, Kantenfilter, Convolution-Filter

und Bildskalierung. Die einzelnen Filter sind in VHDL zu codieren, im Rahmen der Simulation auf korrekte Funktion zu überprüfen und für ein FPGA zu synthetisieren. Als Testbilder sind geeignete Aufnahmen verschiedener Auflösung festzulegen. Eine im Fachgebiet vorhandene Roboterplattform dient als Testumgebung, auf der die Bildaufnahme und FPGA-Hardware realisiert ist.



Designflow: Von der VHDL-Beschreibung zum konfigurierten FPGA

### Voraussetzungen

Interesse an der Entwicklung digitaler Schaltung, insbesondere High-Level-Hardwarebeschreibung mit VHDL. Die Einarbeitung in die FPGA-Entwicklungsumgebung erfolgt im Rahmen der Projektbearbeitung. Für dieses Projekt werden Studierende der Fachhochschule Südwestfalen gesucht, die eine Abschlussarbeit (Bachelor, Master, Diplom) anfertigen wollen, als studentische Hilfskraft tätig sein möchten oder im Fachgebiet Schaltungstechnik / Industrieelektronik mitarbeiten wollen, um Erfahrung im Bereich der digitalen Schaltungsentwicklung zu sammeln.